

УНИФИЦИРОВАННЫЙ БАЗОВЫЙ КРИСТАЛЛ ЧАСОВОЙ ИМС

Микросхема IZ7008 – однокристалльный 8-разрядный микроконтроллер, выполненный на основе КМОП технологии. Микроконтроллер (МК) является универсальным и может использоваться в электронных часах, системах сбора информации, управляющих системах. Малая потребляемая мощность, а также полная статическая КМОП логика позволяют использовать МК в автономных системах с ограниченным энергопотреблением.

Основные характеристики контроллера

Разрядность АЛУ	8 разрядов
Объём ОЗУ данных	40 байт памяти данных, 16 байт памяти ЖКИ
Объём ПЗУ	1.5 К команд (16-разрядных инструкций)
RISC система команд	30 типов команд
Глубина стека	7 уровней
Источники прерываний	от 8 входов и трех таймеров
Максимальное число управляемых сегментов ЖКИ	128 (32 драйвера управления ЖКИ при уровнях мультиплекса 1/2, 1/3, 1/4)
Диапазон рабочих температур	от минус 20°С до +70 °С
Однокристалльное КМОП исполнение	
1.5 В или 3.0 В батарейное питание	
Низкая рассеиваемая мощность	

Электрические параметры

Предельные режимы

Наименование параметра, единица измерения	Обозначение	Предельный режим	
		Значение	
		не менее	не более
Первичное напряжение питания от источника напряжения, В	U_{CC1}	-0,3	4,0
Вторичное напряжение питания, В	U_{CC2}	-0,3	4,0
Входное напряжение высокого уровня, В	U_{IH}	-0,3	$U_{CC1}+0,3$
Входное напряжение низкого уровня, В	U_{IL}	-0,3	$U_{CC1}+0,3$
Температура хранения, °С	T_{stg}	- 55	+125

При воздействии предельных режимов, работоспособность ИМС не гарантируется. Работоспособность гарантируется в предельно допустимом режиме.

Допустимое значение потенциала статического электричества 200 В. Предельное значение потенциала статического электричества 350 В.

IZ7008

Электрические параметры для 1.5 В питания (Ta = 25°C, U_{CC1} = 1.2В)

Параметр	Обозначение	Режим измерения	Не менее	Номинал	Не более	Ед. измерения
Первичное напряжение питания от источника напряжения	U _{CC1}		1.2	1.5	1.8	В
Вторичное напряжение питания	U _{CC2}		2U _{CC1} -0.3		2U _{CC1}	В
Ток питания ^{1,2}	I _{CC0}	U _{CC1} =1,5 В			1.3	мкА
Выходной ток низкого уровня на выходе будильника	I _{OL}	U _{CC1} =1.2 В U _{OL} =0.2 В	0.2			мА
Выходной ток высокого уровня на выходе будильника	I _{OH}	U _{CC1} =1.2 В U _{OH} =U _{CC1} -0.2В	-0.2			мА
Входной ток низкого уровня по входам кнопок	I _{IL}	U _{CC1} =1,8 В U _{IL} =0,3 В			10	мкА
Напряжение запуска генератора ²	U _{osc}	U _{CC1} =1.35В в течение 3 сек			1,35	В
Напряжение срыва генератора ²	U _{osp}				1,2	В

Электрические параметры для 3.0 В питания (Ta = 25°C, U_{CC1} = 2.4В)

Параметр	Обозначение	Режим измерения	Не менее	Номинал	Не более	Ед. измерения
Первичное напряжение питания от источника напряжения	U _{CC1}		2.4	3.0	3.3	В
Ток питания ^{1,2}	I _{CC1}	U _{CC1} =3.3В			2.0	μА
Напряжение запуска генератора ²	U _{OSC}	U _{CC1} =2.4В в течение 3 сек			2.4	В
Выходной ток высокого уровня на выходах	AL, NAL	I _{OH1}	U _{OH} = U _{CC1} - 0.2В	-0.2		мА
	IND	I _{OH2}	U _{OH} = U _{CC1} - 0.8В	-0.4	-1.2	
	EL	I _{OH3}	U _{OH} = U _{CC1} - 0.8В	-0.3	-0.9	
Выходной ток низкого уровня на выходах	AL, NAL	I _{OL1}	U _{OL} = 0.2В	0.2		мА
	IND	I _{OL2}	U _{OL} = 0.8В	10		
	EL	I _{OL3}	U _{OL} = 0.8В	1		
Частота сигнала на выходе EL	F _{EL}	EL выход		512		Гц
Частота сигнала на выходе IND	F _{PUMP}	IND выход		16,384		Гц

Примечания:

1 Динамический ток потребления измеряется в режиме ожидания без нагрузки.

2 Параметры контролируются с кварцевым резонатором с номинальной частотой генератора 32768 Гц при величинах емкости на входе генератора OSC1 не более 6пФ, на выходе генератора OSCO - не более 3пФ, R_S ≤ 35 кОм.

3 Номинальное значение интегрированных емкостей на выводах OSC1 и OSCO - 12пФ и 12пФ(емкость нагрузки резонатора C_L=6 пФ).

4 Цикл исполнения команды: не более 150 мкс при напряжении питания 1.2В, не более 100 мкс при напряжении питания 1.5В, не более 30 мкс при напряжении питания 2.4В.

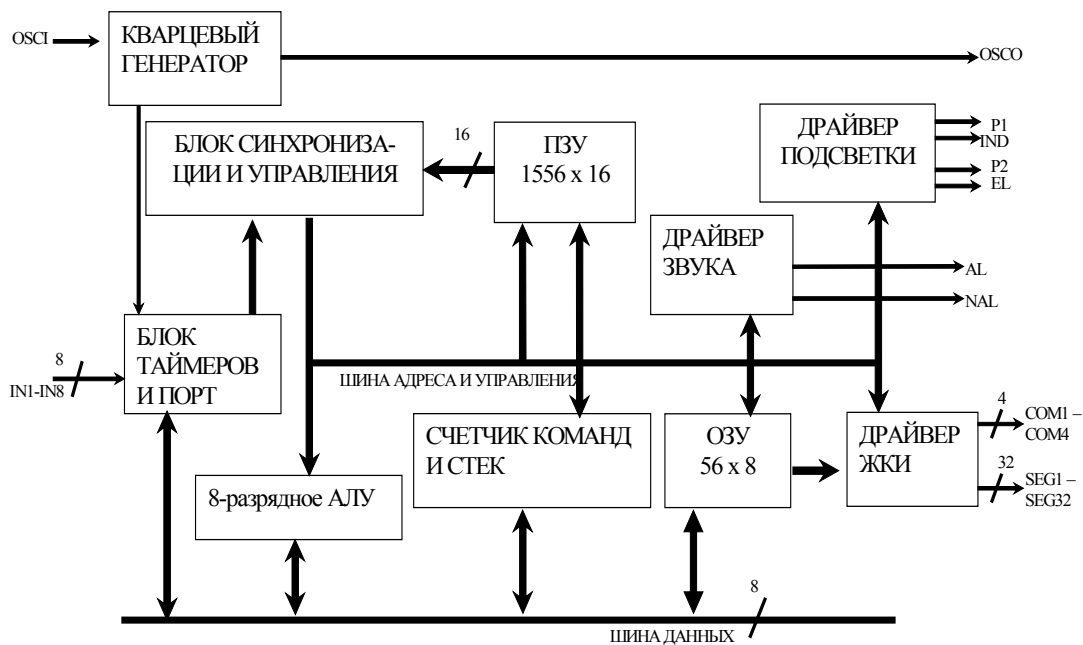


Рисунок 1 – Структура микроконтроллера.

IZ7008

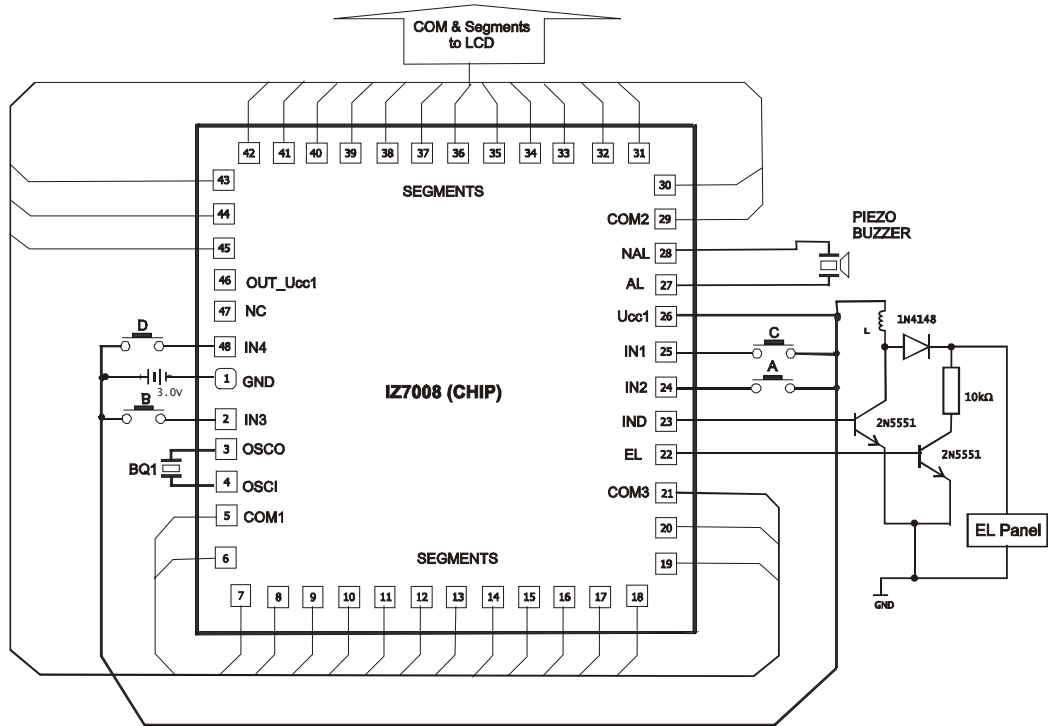


Рисунок 2 -Пример применения микросхемы.

Назначение выводов микросхемы

Номер контактной площадки	Обозначение	Назначение
01	GND	Общий выход
02	IN3	Вход управления
03	OSCO	Выход для подключения кварцевого резонатора
04	OSCI	Вход для подключения кварцевого резонатора
05	COM1	Выход управления общим электродом ЖКИ
06	SEG1/ IN6	Выход управления знаковым электродом ЖКИ/ Вход управления*
07	SEG2/ IN7	Выход управления знаковым электродом ЖКИ/ Вход управления*
08	SEG3/ IN8	Выход управления знаковым электродом ЖКИ/ Вход управления*
09	SEG4	Выход управления знаковым электродом ЖКИ
10	SEG5	Выход управления знаковым электродом ЖКИ
11	SEG6	Выход управления знаковым электродом ЖКИ
12	SEG7	Выход управления знаковым электродом ЖКИ
13	SEG8	Выход управления знаковым электродом ЖКИ
14	SEG9	Выход управления знаковым электродом ЖКИ
15	SEG10	Выход управления знаковым электродом ЖКИ
16	SEG11	Выход управления знаковым электродом ЖКИ
17	SEG12	Выход управления знаковым электродом ЖКИ
18	SEG13	Выход управления знаковым электродом ЖКИ
19	SEG14	Выход управления знаковым электродом ЖКИ
20	SEG15	Выход управления знаковым электродом ЖКИ
21	COM3/ SEG16	Выход управления общим электродом ЖКИ/ Выход управления знаковым электродом ЖКИ
22	P2/ EL/ SEG02/ COM3	Выход преобразователя напряжения/ Выход управления электролюминесцентной подсветкой/ Выход управления знаковым электродом ЖКИ/ Выход управления общим электродом ЖКИ*
23	P1/ IND/ COM3/ SEG16/ SEG01	Выход преобразователя напряжения/ Выход управления электролюминесцентной подсветкой/ Выход управления общим электродом ЖКИ/ Выход управления знаковым электродом ЖКИ/ Выход управления знаковым электродом ЖКИ*
24	IN2	Вход управления
25	IN1	Вход управления
26	U _{CC1}	Выход напряжения питания от источника напряжения
27	AL	Выход управления будильником
28	COM2/ NAL	Выход управления общим электродом ЖКИ/ Инверсный выход управления будильником*
29	SEG16/ COM2	Выход управления знаковым электродом ЖКИ/ Выход управления общим электродом ЖКИ*
30	SEG17	Выход управления знаковым электродом ЖКИ

Назначение выводов микросхемы (продолжение)

Номер контактной площадки	Обозначение	Назначение
31	SEG18	Выход управления знаковым электродом ЖКИ
32	SEG19	Выход управления знаковым электродом ЖКИ
33	SEG20	Выход управления знаковым электродом ЖКИ
34	SEG21	Выход управления знаковым электродом ЖКИ
35	SEG22	Выход управления знаковым электродом ЖКИ
36	SEG23	Выход управления знаковым электродом ЖКИ
37	SEG24	Выход управления знаковым электродом ЖКИ
38	SEG25	Выход управления знаковым электродом ЖКИ
39	SEG26	Выход управления знаковым электродом ЖКИ
40	SEG27	Выход управления знаковым электродом ЖКИ
41	SEG28	Выход управления знаковым электродом ЖКИ
42	SEG29	Выход управления знаковым электродом ЖКИ
43	SEG30	Выход управления знаковым электродом ЖКИ
44	SEG31	Выход управления знаковым электродом ЖКИ
45	SEG32	Выход управления знаковым электродом ЖКИ
46	U _{CC2} / COM4/ SEG32	Вывод вторичного напряжения питания/ Выход управления общим электродом ЖКИ/ Выход управления знаковым электродом ЖКИ*
47	IN5	Вход управления
48	IN4	Вход управления

ЖКИ - жидкокристаллический индикатор
* - назначение выбирается кодировкой

**Структура микроконтроллера
ПЗУ**

Внутренне ПЗУ содержит 1536 команд (16-разрядных инструкций) по адресам от 0x000 до 0x5FF. Область ПЗУ в диапазоне адресов от 0x000 до 0x0FF (256 команд) и от 0x3FE до 0x4A8 (178 команд) зарезервирована для программ обработки прерываний, системного сброса и тестирования микроконтроллера. Пользовательская программа в основном размещается в области адресов от 0x100 до 0x3FD и от 0x4AA до 0x5FF (1110 команд).

Начальные адреса подпрограмм обработки прерываний в порядке уменьшения приоритета перечислены в таблице.

Адрес	Источник прерывания	Примечание
0x000	Включения питания	
0x08F	Таймеры 1, 2 и 3 одновременно	Одновременно с таймерами возможно инициирование прерывания от входного порта, что необходимо учитывать в программах обслуживания прерываний
0x09F	Таймеры 2 и 3 одновременно	
0x0AF	Таймеры 1 и 3 одновременно	
0x0CF	Таймеры 1 и 2 одновременно	
0x0BF	Таймер 3	
0x0DF	Таймер 2	
0x0EF	Таймер 1	
0x0FF	Входной / выходной порт	

ОЗУ

ОЗУ организовано в виде банков по 8 регистров и содержит служебные регистры, ОЗУ данных, специальные регистры и память данных, непосредственно отображаемых на ЖКИ.

Служебные регистры микроконтроллера находятся в адресном пространстве от 0x000 до 0x007 (банк 00). Их назначение:

R0, R1, R2, R3 - аккумуляторы;

R4, R5, R6 - базовые индексные регистры BL, BM, BN хранения номера адресуемого банка;

R7- регистр состояния микроконтроллера (RGS).

Внутреннее ОЗУ данных (RAM) объемом 40 байт находится в адресном пространстве от 0x008 до 0x02F (банки 01, 02, 03, 04, 05).

Банк	N регистра в банке	Адрес	Имя при прямой адресации	Имя при индексной адресации	Назначение
00	0	0x000	R0	-	Аккумулятор
	1	0x001	R1	-	Аккумулятор
	2	0x002	R2	-	Аккумулятор
	3	0x003	R3	-	Аккумулятор
	4	0x004	R4 или BL	-	Базовый регистр BL
	5	0x005	R5 или BM	-	Базовый регистр BM
	6	0x006	R6 или BH	-	Базовый регистр BH
	7	0x007	R7	-	Регистр состояния RGS
01	0	0x008	R8 или I 0	I 0 M0 H0	ОЗУ данных
	1	0x009	R9 или L1	L1,M1,H1	
	2	0x00A	RA или L2	L2,M2,H2	
	3	0x00B	RB или L3	L3,M3,H3	
	4	0x00C	RC или L4	L4,M4,H4	
	5	0x00D	RD или L5	L5,M5,H5	
	6	0x00E	RE или L6	L6,M6,H6	
	7	0x00F	RF или L7	L7,M7,H7	
02	0	0x010	R10 или M0 M7	I 0 M0 H0	ОЗУ данных
	1	0x011	R11 или M1	L1,M1,H1	
	2	0x012	R12 или M2	L2,M2,H2	
	3	0x013	R13 или M3	L3,M3,H3	
	4	0x014	R14 или M4	L4,M4,H4	
	5	0x015	R15 или M5	L5,M5,H5	
	6	0x016	R16 или M6	L6,M6,H6	
	7	0x017	R17 или M7	L7,M7,H7	
03	0	0x018	R18 или H0	I 0 M0 H0	ОЗУ данных
	1	0x019	R19 или H1	L1,M1,H1	
	2	0x01A	R1A или H2	L2,M2,H2	
	3	0x01B	R1B или H3	L3,M3,H3	
	4	0x01C	R1C или H4	L4,M4,H4	
	5	0x01D	R1D или H5	L5,M5,H5	
	6	0x01E	R1E или H6	L6,M6,H6	
	7	0x01F	R1F или H7	L7,M7,H7	
04	0	0x020	-	I 0 M0 H0	ОЗУ данных
	1	0x021	-	L1,M1,H1	
	2	0x022	-	L2,M2,H2	
	3	0x023	-	L3,M3,H3	
	4	0x024	-	L4,M4,H4	
	5	0x025	-	L5,M5,H5	
	6	0x026	-	L6,M6,H6	
	7	0x027	-	L7,M7,H7	
05	0	0x028	-	I 0 M0 H0	ОЗУ данных
	1	0x029	-	L1,M1,H1	
	2	0x02A	-	L2,M2,H2	
	3	0x02B	-	L3,M3,H3	
	4	0x02C	-	L4,M4,H4	
	5	0x02D	-	L5,M5,H5	
	6	0x02E	-	L6,M6,H6	
	7	0x02F	-	L7,M7,H7	

Адресация регистров ОЗУ.

RO-R3, R4 (или BL), R5 (или BM), R6 (или BH), R8-R1F - имена регистров ОЗУ в командах при прямой адресации. Для регистров RO-R7 всегда возможна только прямая адресация. Для регистров R8-RF (или L0-L7), R10-R17 (или M0-M7), R18-R1F (или H0-H7) прямая адресация возможна только, если разряд 0 в регистре состояния RGS (R7) сброшен в 0, то есть (R7_0)=0.

BL, BM, BH – базовые индексные регистры (R4, R5, R6 соответственно). При индексной адресации регистров ОЗУ содержимое базовых регистров определяет номер банка данных.

L0-L7, M0-M7, H0-H7 – имена регистров ОЗУ в командах при индексной адресации. Для имен регистров L0-L7 номер банка данных определяется содержимым базового регистра BL, для имен регистров M0-M7 номер банка данных определяется содержимым базового регистра BM, для имен регистров H0-H7 номер банка данных определяется содержимым базового регистра BH. Для вычисления физического адреса содержимое указанного в команде базового регистра необходимо умножить на 8 и добавить число от 0 до 7 соответственно. Например: при записи в команде «M5» физический адрес равен ((BM)*8+5).

Индексная адресация возможна для всех регистров (кроме RO-R7) при установке в 1 бита 0 в регистре состояния RGS (R7), то есть при (R7_0)=1.

Регистр состояния RGS (регистр R7 с адресом 0x007).

Разряд	Обозначение	Назначение и выполняемое действие	Состояние при включении питания
R7_7	MFR1	1 – маскирование установки в 1 флага запроса прерывания FR1 по фронту очистки таймера 1	0
R7_6	FR3	Флаг запроса прерывания от таймера 3 (устанавливается в 1 по фронту очистки таймера)	0
R7_5	FR2	Флаг запроса прерывания от таймера 2 (устанавливается в 1 по фронту очистки таймера)	0
R7_4	FR1	Флаг запроса прерывания от таймера 1 (устанавливается в 1 по фронту очистки таймера)	0
R7_3	SVD	1 –при напряжении питания меньше опорного	0
R7_2	SVD/LAMP ON	0- выключение детектора напряжения питания 1- включение детектора напряжения питания	0
R7_1	AL_EN	0 –запрет звука (фиксация выхода OUT_AL в 0) 1 – подача на выход OUT_AL частоты 4096 Гц при выключенном режиме мелодии или частоты ноты в режиме формирования мелодии	0
R7_0	INDEX	0 –запрет индексной адресации ОЗУ, разрешение прямой адресации регистров R8-R1F 1 – разрешение индексной адресации ОЗУ, запрет прямой адресации регистров R8-R1F	0

Память данных, непосредственно отображаемых на ЖКИ, максимальным объемом 128 бит находится в адресном пространстве от 0x7E8 до 0x7F7 (банки FD, FE). Для памяти ЖКИ возможна только индексная адресация.

Во время системного сброса при включении питания, регистры ЖКИ памяти устанавливаются в 0xFF

Конфигурация памяти ЖКИ при уровне мультиплекса при 1/4

Банк	N	Адрес	Бит_7	Бит_6	Бит_5	Бит_4	Бит_3	Бит_2	Бит_1	Бит_0	COM
FD	0	0x7E8	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 1
	1	0x7E9	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 2
	2	0x7EA	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 3
	3	0x7EB	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 4
	4	0x7EC	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 1
	5	0x7ED	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 2
	6	0x7EE	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 3
	7	0x7EF	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 4
FE	0	0x7E0	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 1
	1	0x7E1	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 2
	2	0x7E2	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 3
	3	0x7E3	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 4
	4	0x7E4	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 1
	5	0x7E5	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 2
	6	0x7E6	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 3
	7	0x7E7	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 4

IZ7008

Конфигурация памяти ЖКИ при уровне мультиплекса при 1/3

Банк	N	Адрес	Бит_7	Бит_6	Бит_5	Бит_4	Бит_3	Бит_2	Бит_1	Бит_0	COM
FD	0	0x7E8	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 1
	1	0x7E9	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 2
	2	0x7EA	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 3
	3	0x7EB	<i>Bit_7</i>	<i>Bit_6</i>	<i>Bit_5</i>	<i>Bit_4</i>	<i>Bit_3</i>	<i>Bit_2</i>	<i>Bit_1</i>	<i>Bit_0</i>	RAM
	4	0x7EC	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 1
	5	0x7ED	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 2
	6	0x7EE	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 3
7	0x7EF	<i>Bit_7</i>	<i>Bit_6</i>	<i>Bit_5</i>	<i>Bit_4</i>	<i>Bit_3</i>	<i>Bit_2</i>	<i>Bit_1</i>	<i>Bit_0</i>	RAM	
FE	0	0x7E0	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 1
	1	0x7E1	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 2
	2	0x7E2	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 3
	3	0x7E3	<i>Bit_7</i>	<i>Bit_6</i>	<i>Bit_5</i>	<i>Bit_4</i>	<i>Bit_3</i>	<i>Bit_2</i>	<i>Bit_1</i>	<i>Bit_0</i>	RAM
	4	0x7E4	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 1
	5	0x7E5	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 2
	6	0x7E6	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 3
7	0x7E7	<i>Bit_7</i>	<i>Bit_6</i>	<i>Bit_5</i>	<i>Bit_4</i>	<i>Bit_3</i>	<i>Bit_2</i>	<i>Bit_1</i>	<i>Bit_0</i>	RAM	

IZ7008

Конфигурация памяти ЖКИ при уровне мультиплекса при 1/2

Банк	N	Адрес	Бит_7	Бит_6	Бит_5	Бит_4	Бит_3	Бит_2	Бит_1	Бит_0	COM
FD	0	0x7E8	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 1
	1	0x7E9	SEG0 2	SEG0 4	SEG0 6	SEG0 8	SEG1 0	SEG1 2	SEG1 4	SEG1 6	Com 2
	2	0x7EA	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0	RAM
	3	0x7EB	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0	RAM
	4	0x7EC	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 1
	5	0x7ED	SEG0 1	SEG0 3	SEG0 5	SEG0 7	SEG0 9	SEG1 1	SEG1 3	SEG1 5	Com 2
	6	0x7EE	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0	RAM
	7	0x7EF	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0	RAM
FE	0	0x7E0	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 1
	1	0x7E1	SEG3 1	SEG2 9	SEG2 7	SEG2 5	SEG2 3	SEG2 1	SEG1 9	SEG1 7	Com 2
	2	0x7E2	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0	RAM
	3	0x7E3	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0	RAM
	4	0x7E4	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 1
	5	0x7E5	SEG3 2	SEG3 0	SEG2 8	SEG2 6	SEG2 4	SEG2 2	SEG2 0	SEG1 8	Com 2
	6	0x7E6	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0	RAM
	7	0x7E7	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0	RAM

Системные регистры и прерывания

Системные регистры блока таймеров имеют адреса 0x7D8- 0x7DD (банк FB), а блока входного-выходного порта имеют адреса 0x7E0- 0x7E4 (банк FC). Для системных регистров возможна только индексная адресация.

Банк	N	Адрес	Наименование	Бит_7	Бит_6	Бит_5	Бит_4	Бит_3	Бит_2	Бит_1	Бит_0	W/R	
FB	0	0x7D8	Регистр управления таймерами	IN1 T3	IN0 T3	IN1 T2	IN0 T2	CLR T3	CLR T2	EN T3	EN T2	W/R	
	1	0x7D9	Таймер T1	T1_7	T1_6	T1_5	T1_4	T1_3	T1_2	T1_1	T1_0	R	
	2	0x7DA	Таймер T2	T2_7	T2_6	T2_5	T2_4	T2_3	T2_2	T2_1	T2_0	R	
	3	0x7DB	Таймер T3	T3_7	T3_6	T3_5	T3_4	T3_3	T3_2	T3_1	T3_0	R	
	4	0x7DC	Регистр установки T2	KT2_7	KT2_6	KT2_5	KT2_4	KT2_3	KT2_2	KT2_1	KT2_0	W/R	
	5	0x7DB	Регистр установки T3	KT3_7	KT3_6	KT3_5	KT3_4	KT3_3	KT3_2	KT3_1	KT3_0	W/R	
FC	0	0x7E0	Регистр настройки PORT 1-4	M1 M0	M1 M0	M1 M0	M1 M0	M1 M0	M1 M0	M1 M0	M0	W/R	
	1	0x7E1	Регистр настройки PORT 5-8	M1 M0	M1 M0	M1 M0	M1 M0	M1 M0	M1 M0	M1 M0	M0	W/R	
	2	0x7E2	Регистр флажков EN/CLR 1-разрешение прерывания 0-сброс запроса прерывания	EN/CL IR8	EN/CL IR7	EN/CL IR6	EN/CL IR5	EN/CL IR4	EN/CL IR3	EN/CL IR2	EN/CL IR1		W/R
	3	0x7E3	Регистр (индикатор) запросов на прерывание от разрядов PORT	IR8	IR7	IR6	IR5	IR4	IR3	IR2	IR1		R
	4	0x7E4	Регистр (индикатор) состояния разрядов входного / выходного порта	NO PORT8	NO PORT7	NO PORT6	NO PORT5	NO PORT4	NO PORT3	NO PORT2	NO PORT1		R

Во время системного сброса при включении питания, регистры RFB0, RFC0, RFC1, RFC2, RFC3 сбрасываются в 0x00.

Прерывания могут инициироваться:

- а) внешними устройствами от разрядов PORT1-PORТ8;
- б) внутренними устройствами (таймеры T1,T2,T3).

Прерывания осуществляются после завершения исполнения команды основной программы при поступлении запроса. Прерывания запрещены после команд перехода: JMP, JMI и JC, JNC, JZ, JNZ при выполнении условий перехода, команды JSR возврата из подпрограммы. Прерывания недопустимы после команд TBL, AC, AIC, SC/.

Прерывания от разрядов порта могут инициироваться, если программно установлен в 1 соответствующий разряд регистра флажков разрешения прерывания в регистре RFC_2.

IZ7008

При этом считывание регистра RFC_3 (доступен только для чтения) позволяет индцировать, от каких разрядов порта вызваны запросы на прерывание. Запрос на прерывание от любого разряда порта может быть сброшен после выполнения программы обслуживания прерывания путем записи 0 в соответствующий разряд в регистре RFC_2 с последующей установкой данного разряда в 1 для разрешения последующего запроса прерывания. Каждый разряд порта может быть индивидуально настроен путем задания битов M1, M0 в регистрах RFC_3 и RFC_3 при этом могут быть следующие варианты внутренних состояний.

Биты		Внутренне состояние порта	Возможность прерываний	Примечания
M1	M0			
0	0	OUT ZL (высокоимпедансный 0)	Прерывания от внешних воздействий запрещены	Маской «программирование» может отключаться внутренний уровень ZL (высокоимпедансный 0)
0	1	OUT L («сильный» ноль)		
1	0	IN RL (резистивный 0)	Прерывания от внешних воздействий возможны	Вызов прерываний при воздействии высокого уровня
1	1	IN RH (резистивная 1)		Вызов прерываний при воздействии низкого уровня

Маской «программирование» может отключаться внутренний уровень (ZL, RL, RH) с возможной заменой их внешними резисторами.

Считывание регистра R FC_4 (доступен только для чтения) позволяет индцировать состояние всех разрядов порта с учетом наличия тех или иных внешних воздействий .

Внешние воздействия могут быть следующими:

H – «сильная» 1

HR – «слабая» 1

L – «сильный» 0

LR – «слабый» 0

Z – высокоимпедансное состояние

Состояние разрядов порта при всех возможных комбинациях внешних воздействиях и внутренних состояний приведены в таблице

Внутреннее состояние	Внешнее воздействие				
	H	HR	L	LR	Z
IN RH	1	1	0	0	1
IN RL	1	1	0	0	0
OUT L	1	0	0	0	0
OUT ZL	1	1	0	0	0

Предполагается, что внутренние состояния и внешние воздействия ранжированы с большей силой для внешних воздействий.

Блок таймеров/счетчиков

Микроконтроллер содержит три таймера/счетчика T1, T2, T3. Все таймеры представляют собой 8-разрядные бинарные счетчики с весами 128, 64, 32, 16, 8, 4, 2, 1.

Таймер T1 (регистр RFB_1 с адресом 0x7D9)

Таймер T1 представляет собой 8-разрядный счетчик с коэффициентом деления 256. На вход счетчика подается частота кварцевого генератора 32768 Гц.

Счетчик доступен только для чтения. Информация, считываемая на шину данных, приведена ниже.

D7	D6	D5	D4	D3	D2	D1	D0
T1_7	T1_6	T1_5	T1_4	T1_3	T1_2	T1_1	T1_0
128 Hz	256 Hz	512 Hz	1024 Hz	2048 Hz	4096 Hz	8192 Hz	16384 Hz

При чтении счетчика могут возникнуть проблемы, связанные с возможностью считывания изменяемых данных. Для корректного считывания при необходимости можно считывание данных провести несколько раз подряд с последующим сравнением результатов. При сбросе при включении питания таймер T1 очищается (счетчик сбрасывается в нулевое состояние).

После выполнения команды HLT счетчик таймера сбрасывается и фиксируется в нулевом состоянии (в нулевом состоянии также фиксируется и вход OCSI) до следующего запуска программы (от внешних воздействий на IN_PORT).

При сквозном переносе таймера T1, который происходит с периодом 1/128 секунды, формируется «короткий» импульс FrT1, устанавливающий в 1 флажок запроса на прерывание FR1 в регистре состояний R7 (разряд 4 регистра состояния R7), если бит маскирования таймера MFR1 (разряд 7 регистра состояния R7) сброшен в 0. При установке бита маскирования таймера MFR1 в 1 состояние флажка FR1 не изменяется, но запрещается его установка при очередном сквозном переносе по счетчику таймера T1.

Регистр состояния RGS (регистр R7 с адресом 0x007)

R7_7	R7_6	R7_5	R7_4	R7_3	R7_2	R7_1	R7_0
MFR1			FR1				

Во время системного сброса при включении питания и после выполнения команды HLT флаг FR1 и бит MFR1 сбрасываются в нулевое состояние.

Возможно перепрограммирование T1 (маской «программирование») с обеспечением установки флажка FR1 с периодами 1/32 сек (при мультиплексе ЖКИ 1/4) или 6/256 сек (при мультиплексе ЖКИ 1/3). При этом информация, считываемая на шину данных, может иметь следующий вид:

D7	D6	D5	D4	D3	D2	D1	D0
T1_7	T1_6	T1_5	T1_4	T1_3	T1_2	T1_1	T1_0
32Hz	256Hz(64Hz)	512Hz	1024 Hz	2048 Hz	4096 Hz	8192 Hz	16384 Hz

или:

D7	D6	D5	D4	D3	D2	D1	D0
T1_7	T1_6	T1_5	T1_4	T1_3	T1_2	T1_1	T1_0
256/6 Hz	256 Hz	512 Hz	1024 Hz	2048 Hz	4096 Hz	8192 Hz	16384 Hz

Таймеры T2, T3 (регистры RFB2, RFB3 с адресами 0x7DA и 0x7DB)

Таймеры T2, T3 представляет собой 8- разрядные счетчики с программируемым коэффициентом деления от регистров установки KT2 (регистр RFB4 с адресом 0x7DC), KT3 (регистр RFB5 с адресом 0x7DE) . Коэффициенты деления программируются от максимального значения 256 (при записи 0x00 в регистры KT2, KT3) до значения, равного содержимому регистров KT2, KT3 (от 0x01 до 0xFF за исключением режима формирования частот нот в таймере T2) .

Счетчики доступны только для чтения. При чтении счетного регистра могут возникнуть проблемы, связанные с возможностью считывания изменяемых данных. Для корректного считывания, при необходимости, можно считывание данных провести несколько раз подряд с последующим сравнением результатов.

При достижении кода, равного содержимому регистров KT2, KT3 (или при сквозном переносе при записи 0x00 в регистры KT2, KT3), таймеры T2, T3 очищаются (за исключением режима формирования частот нот в таймере T2) и формируются «короткие» импульсы FrT2, FrT3, устанавливающие соответственно в 1 флажок запроса на прерывание FR2(разряд 5 регистра состояния R7) и флажок запроса на прерывание FR3 в регистре состояний R7 (разряд 6 регистра состояния R7).

Флажок FR2 не устанавливается в режиме формирования частот нот в таймере T2 и в режиме, когда «короткий» импульс FrT2 очистки таймера T2 является входным сигналом таймера T3.

Регистр состояния RGS (регистр R7 с адресом 0x007)

R7_7	R7_6	R7_5	R7_4	R7_3	R7_2	R7_1	R7_0
MFR1	FR3	FR2	FR1			AL_EN	

Во время системного сброса при включении питания флаги FR2, FR3 сбрасываются в нулевое состояние, и состояние таймеров T2, T3 не установлено (неопределенное состояние).

Таймеры управляются регистром управления таймерами RFBO (адрес 0x7D8)

IZ7008

Назначение битов регистра управления RFBO

Разряд	Обозначение	Назначение	После сброса
RFBO_7	IN1-T3	7,6 разряды выбирают источник входного сигнала таймера T3 00 – сигнал сквозного переноса таймера T1 («короткий» импульс FrT1)	0
RFBO_6	IN0-T3	01 – выход T1_3 таймера T1 (2048Гц) 10 – сигнал очистки таймера T2 («короткий» импульс FrT2), в данном режиме установка флага FR2 запрещена 11 – внешний сигнал IN6 (вывод 06 при отключении SEG 01 маской)	0
RFBO_5	IN1-T2	5,4 разряды выбирают источник входного сигнала таймера T2 00 – сигнал сквозного переноса таймера T1 («короткий» импульс FrT1)	0
RFBO_4	IN0-T2	01 – выход T1_3 таймера T1 (2048Гц) 10 – сигнал 65565 Гц (режим формирования частот нот), в данном режиме установка флага FR2 запрещена 11 – внешний сигнал IN6, IN7, IN8 (от выводов 06, 07 или 08 при отключении соответствующих SEG 01, SEG 02, SEG 03 маской)	0
RFBO_3	CLR-T3	1-очистка (сброс и фиксация нулевого кода) счетчика таймера T3, сброс флага FR3 (кроме режима, когда T3 тактируется сигналом FrT2; в данном режиме RFBO_3 и RFBO_1 выбирают источник входного сигнала T2: 00-IN7, 01-IN6, 1X – IN8)	0
RFBO_2	CLR-T2	1-очистка (сброс и фиксация нулевого кода) счетчика таймера T2, сброс флага FR2 и таймера T3 со сбросом флага FR3 (когда T3 тактируется сигналом FrT2)	0
RFBO_1	EN-T3	1/0- (разрешение счета) / (запрет счета) T3 (кроме режима, когда T3 тактируется сигналом FrT2; в данном режиме RFBO_3 и RFBO_1 выбирают источник входного сигнала T2: 00-IN7, 01-IN6, 1X – IN8))	0
RFBO_0	EN-T2	1/0- (разрешение счета) / (запрет счета) T2 (всегда) и (разрешение счета) / (запрет счета) T3 (когда T3 тактируется сигналом FrT2)	0

Таймер T2 может использоваться в режиме формирования частот нот для синтеза мелодий. Режим выбирается при записи кода «10» в 5,4 разряды регистра управления RFBO (IN1-T2=1, IN0-T2 = 0) и разрешении счета таймера.

RFBO_7	RFBO_6	RFBO_5	RFBO_4	RFBO_3	RFBO_2	RFBO_1	RFBO_0
IN1-T3	IN0-T3	IN1-T2	IN0-T2	CLR-T3	CLR-T2	EN-T3	EN-T2
X	X	1	0	X	0	X	1

Формирование частот нот

В данном режиме установка флажка запроса на прерывание FR2 в регистре состояний R7 запрещена. На вход счетчика подается сигнал 65565 Гц. Частота нот формируется на выходе счетчика (выход T2_7) и может подаваться на внешний вывод «AL» при установленном в 1 флажке AL_EN в регистре состояний R7.

Семь младших разрядов счетчика отсчитывают вначале нулевой полупериод ноты. При достижении кода, равного содержимому 7-ми младших разрядов регистра KT2, 7 младших разрядов счетчика очищаются, а старший разряд переключается в состояние лог. 1 и затем таким же образом отсчитывается второй (единичный) полупериод ноты. В итоге на выходе формируется частота, равная $65565\text{Гц}/2N$ где N число от 2 до 127, установленное в 7-ми младших разрядах регистра KT2. Для формирования периода нот с точностью до одного периода входной частоты 65565 Гц предусмотрена следующая возможность. При установке в регистре KT2 старшего разряда регистра KT2 в лог.1 при отсчете второго (единичного) полупериода при достижении кода, равного содержимому 7-ми младших разрядов регистра KT2, 1-6 разряды таймера устанавливаются в 0, а младший разряд устанавливается в 1 и таким образом «урезается» на один период входного сигнала следующий нулевой полупериод ноты. В данном случае может быть сформирована частота равная $65565\text{Гц} / (2N-1)$.

Формируемая частота нот (выход T2_7) может подаваться на внешний вывод «AL» при установленном в 1 флажке AL_EN в регистре состояний R7.

На вывод «AL» подается также выход T2_7 (при установленном в 1 флажке AL_EN) при следующем состоянии регистра управления таймерами RFBO:

RFBO_7	RFBO_6	RFBO_5	RFBO_4	RFBO_3	RFBO_2	RFBO_1	RFBO_0
IN1-T3	IN0-T3	IN1-T2	IN0-T2	CLR-T3	CLR-T2	EN-T3	EN-T2
1	0	1	1	X	0	X	1

В данном режиме T2 тактируется внешним сигналом (RC-генератором), T3 сигналом очистки T2 («короткий» импульс FrT2), а подача сигнала с выхода T2_7 на вывод «AL» используется для тестирования (измерения частоты RC-генератора).

IZ7008

Конфигурация таймеров

Содержимое регистра RFB0	Вход T2	Флаг запроса прерывания FR2	Вход T3	Флаг запроса прерывания FR3	Примечания
00000000	0(нет счета)	0	0(нет счета)	0	Состояние после системного сброса
0000C3C2E3E2	FrT1	+	FrT1	+	
0001C3C2E3E2	2048 Hz	+	FrT1	+	
0100C3C2E3E2	FrT1	+	2048 Hz	+	
0101C3C2E3E2	2048 Hz	+	2048 Hz	+	
0010C3C2E3E2	65536 Hz	запрет уст.	FrT1	+	Режим мелодии
0110C3C2E3E2	65536 Hz	запрет уст.	2048 Hz	+	
1110C3C2E3E2	65536 Hz	запрет уст.	IN6	+	
1010C3C2E3E2					Запрещенная комбинация
1000XC32XE32	FrT1	запрет уст.	FrT2	+	
1001XC32XE32	2048 Hz	запрет уст.	FrT2	+	
0011C3C2E3E2	0(нет счета)	-	FrT1	+	
0111C3C2E3E2	0(нет счета)	-	2048 Hz	+	
1111C3C2E3E2	0(нет счета)	-	IN6	+	
10110C320 E32	IN7	запрет уст.	FrT2	+	
10110C321 E32	IN6	запрет уст.	FrT2	+	
10111C32X E32	IN8	запрет уст.	FrT2	+	

E2 , E3 - биты (разрешение счета) /(запрет счета) таймера 2 или 3
E32 бит (разрешение счета) /(запрет счета) одновременно таймеров 2 и 3
C2 , C3 - биты очистки таймера 2 или 3
C32 бит очистки одновременно таймеров 2 и 3



IZ7008

Команды ИМС IZ7008

N	Мнемоника	Код инструкции														Функции	Флаги			
								S4	S3	S2	S1	S0	D4	D3	D2		D1	D0		
1	MV	1	0	1	1	1	0	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	(Rd) <= (Rs)		Z
2	MVI	1	0	0	C7	C6	C5	C4	C3	C2	C1	C0	D4	D3	D2	D1	D0	(Rd) <= C7-0		Z
3	ORI	1	0	1	0	0	1	0	C3	C2	C1	C0	D4	D3	D2	D1	D0	(Rd) <= (Rd) OR C3C2C1C0 0000 (запись (Rd) <= 1) (Rd) OR 0000 C3C2C1C0		Z
4	AN	1	0	1	1	0	0	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	(Rd) <= (Rd) AND (Rs)		Z
5	ANI	1	0	1	1	1	1	0	C3	C2	C1	C0	D4	D3	D2	D1	D0	(Rd) <= (Rd) AND C3C2C1C0 1111 (запись (Rd) <= 0) (Rd) AND 1111 C3C2C1C0		Z
6	ANI/	1	0	1	1	0	1	0	C3	C2	C1	C0	D4	D3	D2	D1	D0	<= (Rd) AND C3C2C1C0 0000 (анализ <= (Rd) AND 0000 C3C2C1C0 бита)		Z
7	XR	1	0	1	0	0	0	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	(Rd) <= (Rd) XR (Rs)		Z
8	XR/	1	0	1	0	1	0	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	<= (Rd) XR (Rs) (сравнение регистров)		Z
9	XRI	1	0	1	0	1	1	0	C3	C2	C1	C0	D4	D3	D2	D1	D0	(Rd) <= (Rd) XR C3C2C1C0 0000 ((Rd) <= инверсия (Rd) XR 0000 C3C2C1C0 бита)		Z
10	A	1	1	1	0	0	0	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	(Rd) <= (Rd) + (Rs)	C F	Z
11	S/	1	1	1	0	1	0	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	<= (Rd) + N(Rs) + 1	C F	Z
12	AC	1	1	1	0	0	1	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	(Rd) <= (Rd) + (Rs) + CF	C F	RZ
13	SC/	1	1	1	0	1	1	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	<= (Rd) + N(Rs) + CF	C F	RZ
14	S	1	1	1	1	1	0	S4	S3	S2	S1	S0	D4	D3	D2	D1	D0	(Rd) <= (Rd) + N(Rs) + 1	C F	Z
15	AI	0	0	1	C7	C6	C5	C4	C3	C2	C1	C0	D4	D3	D2	D1	D0	(Rd) <= (Rd) + C7-0	C F	Z

IZ7008

N	Мнемоника	Код инструкции															Функции			Флаги			
		1	1	0	C7	C6	C5	C4	C3	C2	C1	C0	D4	D3	D2	D1	D0						
16	SI/	1	1	0	C7	C6	C5	C4	C3	C2	C1	C0	D4	D3	D2	D1	D0				$\leq (Rd) + NC7-0 + 1$	C F	Z
17	AIC	0	1	1	C7	C6	C5	C4	C3	C2	C1	C0	D4	D3	D2	D1	D0	(Rd)			$\leq (Rd) + C7-0 + CF$	C F	RZ
18	MVB	0	0	0	1	Acc3/Acc2	SB2	SB1	SB0	DB2	DB1	DB0	D4	D3	D2	D1	D0	(Rd)			$\leq MV$ бит из (Acc3 или Acc2)		
19	TBL	1	1	1	1	0	1	0	1	0	0	0	0	0	0	0	0	(Adr ROM)			$\leq (Acc1, Acc0)$		
																		(Acc2)			$\leq ROM 7-0$		
																		(Acc3)			$\leq ROM 15-8$		
																		(PC)			$\leq (PC)+1$		
20	JMI	1	1	1	1	0	1	0	0	X7	X6	X5	X4	X3	X2	X1	X0	(PC7-0)			$\leq (Acc0)$		
																		(PC15-8)			$\leq X 7-0$		
21	JMP	0	0	0	0	X11	X10	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	(PC11-0)			$\leq X 11-0$		
																		(PC15-12)			SAVED		
22	JZ	0	1	0	0	1	X10	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	(PC10-0)			$\leq X 10-0$	если Z=0	
																		(PC15-11)			SAVED	если Z=0	
																		(PC)			$\leq (PC)+1$	если Z=1	
23	JNZ	0	1	0	0	0	X10	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	(PC10-0)			$X 10-0$	если Z=1	
																		(PC15-11)			SAVED	если Z=1	
																		(PC)			$(PC)+1$	если Z=0	
24	JC	0	1	0	1	1	X10	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	(PC10-0)			$\leq X 10-0$	если CF=0	
																		(PC15-11)			SAVED	если CF=0	
																		(PC)			$\leq (PC)+1$	если CF=1	

IZ7008

N	Мнемоника	Код инструкции															Функции		Флаги		
		0	1	0	1	0	X10	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	(PC10-0) <= X 10-0	если CF=1		
25	JNC	0	1	0	1	0	X10	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	(PC15-11) SAVED	если CF=1		
																		(PC) <= (PC)+1	если CF=0		
26	JSR	1	1	1	1	1	1	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	(STACK) <= (PC)+1	SP=SP+1		
																		(PC1-0) <= 00			
																		(PC11-2) <= X 9-0			
																		(PC15-12) SAVED			
27	RTI	1	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	(PC) <= (STACK)	SP=SP-1		
28	RTN	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	(PC) <= (STACK)	SP=SP-1		
29	WT	1	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	Остановка программы (ожидание)			
30	HLT	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	Остановка программы, сброс таймера 1 и остановка генератора			

Примечания

PC – программный счетчик

STACK – 7 уровневый стек

SP – указатель стека

CF – флаг переноса

Z – флаг нулевого результата

RZ – означает что в данных командах флаг Z может только сбрасываться при ненулевом результате (если был установлен в предыдущих командах в 1)

ВНЕШНИЙ ВИД КРИСТАЛЛА

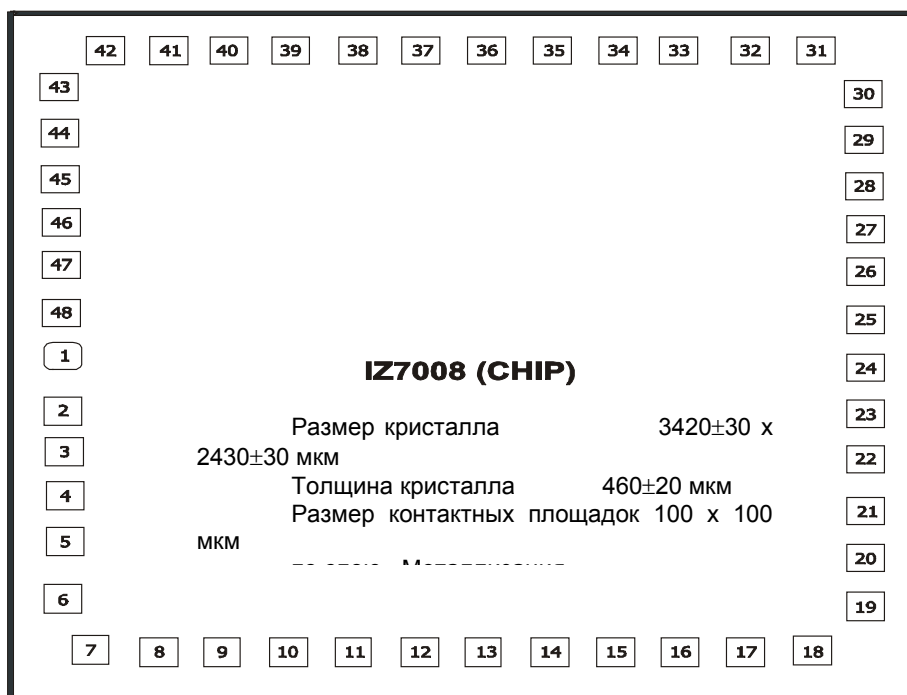


Рисунок 3 – Внешний вид кристалла.

Расположение контактных площадок

№ площадки	Координаты, мкм		№ площадки	Координаты, мкм		№ площадки	Координаты, мкм	
	X	Y		X	Y		X	Y
01	105,6	1068,4	17	2659,2	105,2	33	2454	2224,4
02	105,6	890,8	18	2883,2	105,2	34	2230	2224,4
03	105,6	721,2	19	3216	274,8	35	2006	2224,4
04	105,6	551,6	20	3216	444,4	36	1782	2224,4
05	105,6	382	21	3216	614	37	1558	2224,4
06	105,6	212,4	22	3216	783,6	38	1334	2224,4
07	419,2	105,2	23	3216	953,2	39	1110	2224,4
08	643,2	105,2	24	3216	1122,8	40	886	2224,4
09	867,2	105,2	25	3216	1292,4	41	662	2224,4
10	1091,2	105,2	26	3216	1462	42	438	2224,4
11	1315,2	105,2	27	3216	1631,6	43	105,6	2078
12	1539,2	105,2	28	3216	1801,2	44	105,6	1908,4
13	1763,2	105,2	29	3216	1970,8	45	105,6	1738,8
14	1987,2	105,2	30	3216	2140,4	46	105,6	1569,2
15	2211,2	105,2	31	2902	2224,4	47	105,6	1399,6
16	2435,2	105,2	32	2678	2224,4	48	105,6	1230

Примечание: Подложка кристалла электрически соединена с GND.